

۱۳۹۶/۱۰/۱۴
۰۸:۳۰

کارشناسی



تعداد سوالات: تستی: ۲۵ تشریحی: ۵
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰
سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر، مهندسی رباتیک ۱۳۲۲۰۱۷

۱- طراحی خودکار مدار به چه معنی است؟

۱. از ربات ها برای طراحی استفاده می شود.
۲. طراحی مدار بدون استفاده از نیروی انسانی انجام می شود.
۳. طراحی مدار با استفاده از یک نرم افزار مناسب انجام می شود.
۴. طراحی مدار با استفاده از عامل های هوشمند غیر انسانی انجام می شود.

۲- کدام گزینه مزایای استفاده از مدارات برنامه پذیر را بیان می کند؟

۱. هزینه ساخت و نگهداری کمتر، نیاز به نگهداری کتابخانه تراشه ها
۲. افزایش سرعت، عدم نیاز به مستندسازی
۳. سهولت تست مدار، استفاده مجدد از کتابخانه های از پیش تعریف شده
۴. عدم نیاز به ابزارهای CAD، امکان کپی برداری آسان

۳- کدام گزینه از مدارات برنامه پذیر است؟

۱. ROM ۲. DECODER ۳. MULTIPLEXER ۴. PLD

۴- تکنولوژی اصلی مورد استفاده در ساخت FPGAها کدام موارد است. (تأکید می شود منظور از سؤال، تولیدات تجاری

فعالی می باشد)

- | | | |
|---------------------|---------------------|----------------------|
| مورد اول: فیوز | مورد دوم: آنتی فیوز | مورد سوم: SRAM |
| مورد چهارم: EPROM | مورد پنجم: EEPROM | |
| ۱. موارد اول و پنجم | ۲. موارد دوم و سوم | ۳. موارد دوم و چهارم |
| ۴. موارد اول و سوم | | |

۵- آنتی فیوز چیست؟

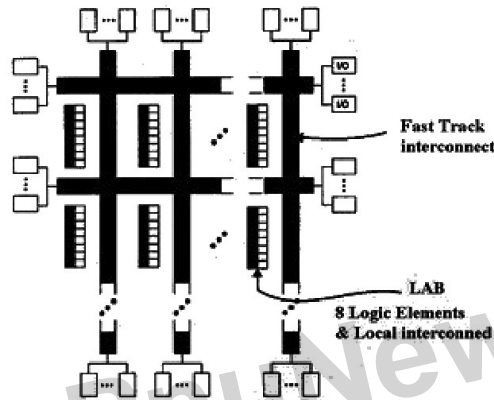
۱. ابزاری برای سوزاندن فیوز در مدارات PAL است.
۲. نوعی سویچ مبتنی بر SRAM است.
۳. یک ترانزیستور است که امکان اتصال دو رشته سیم متقاطع را فراهم می آورد.
۴. عنصری است که در حالت اولیه اتصال باز است و پس از برنامه ریزی اتصال کوتاه یا مقاومت کوچک می شود.

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر گرایش نرم افزار ، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر گرایش رایانش امن ، مهندسی کامپیوتر گرایش فناوری اطلاعات ، مهندسی کامپیوتر ، مهندسی رباتیک ۱۳۲۲۰۱۷

۶- شکل زیر چه ساختاری را نشان می دهد؟

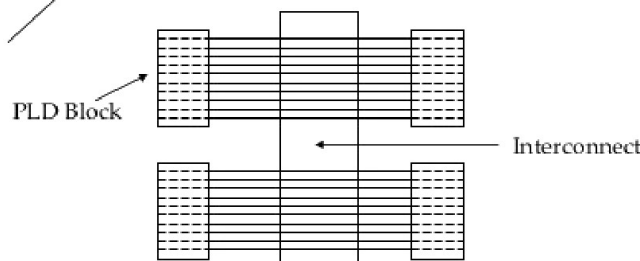


۱. ساختار یک واحد تابعی برنامه پذیر PFU مربوط به شرکت AT&T
۲. ساختار کلی FLEX 8000 مربوط به شرکت Altera
۳. بلوک آرایه ای منطقی LAB
۴. بلوک منطقی PASIC

۷- تفاوت PLD های دوقطبی و PLD های CMOS چیست؟

۱. PLD های CMOS قابلیت برنامه ریزی مجدد دارند و مصرف آن ها کمتر است.
۲. PLD های دوقطبی قابلیت برنامه ریزی مجدد دارند و مصرف آن ها کمتر است.
۳. در PLD های CMOS به جای ترانزیستور از دیود استفاده می شود.
۴. در PLD های دوقطبی به جای دیود از ترانزیستور استفاده می شود.

۸- شکل زیر، کدام نوع آرایش بلوک های منطقی برنامه پذیر را در داخل FPGAها نمایش می دهد.



۱. آرایه متقارن
۲. ساختار سطری
۳. PLD سلسله مراتبی
۴. انبوه دروازه ها

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

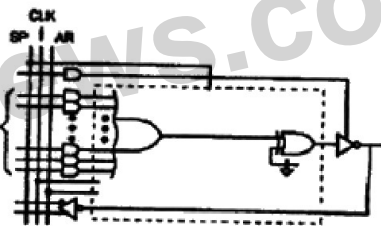
عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر گرایش نرم افزار ، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر گرایش رایانش امن ، مهندسی کامپیوتر گرایش فناوری اطلاعات ، مهندسی کامپیوتر ، مهندسی رباتیک ۱۳۲۲۰۱۷

۹- در یک بلوک منطقی برنامه پذیر (CLB) هر PSE چیست؟

۱. ماتریس سویچ قابل برنامه ریزی است که امکان اتصال دو CLB را فراهم می کند.
۲. المان سویچ قابل برنامه ریزی است که امکان اتصال دو رشته سیم از چهار رشته ورودی خود را فراهم می کند.
۳. یک آرایه قابل برنامه ریزی است که نقش یک سویچ دوسویه را ایفا می کند.
۴. یک المان سویچ از نوع نقطه تقاطع است و با استفاده از یک انتخاب کننده، یک انتخاب 2 به 1 انجام می دهد.

۱۰- شکل زیر چه پیکربندی را نشان می دهد؟



۱. افزاره برنامه پذیر منطقی دوقطبی CMOS PLD
۲. ابزار منطقی قابل برنامه ریزی و پاک شده EPLD
۳. درشت سلول منطقی با خروجی ثابت شده مربوط به GAL22V10
۴. درشت سلول منطقی با خروجی ترکیبی مربوط به GAL22V10

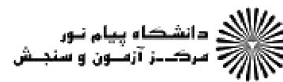
۱۱- در یک PAL در کدام حالت پین I/O صرفاً ورودی خواهد بود؟

۱. اگر دروازه فعال ساز خروجی به طور ثابت یک برنامه ریزی شود
۲. اگر یک پین I/O در هیچ یک از جملات ضربی ورودی استفاده نشده باشد.
۳. اگر یک پین I/O به عنوان ورودی به یکی از جملات ضربی خودش وصل شده باشد.
۴. اگر دروازه فعال ساز خروجی به طور ثابت صفر برنامه ریزی شود

۱۳۹۶/۱۰/۱۴

۰۸:۳۰

کارشناسی



تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر گرایش نرم افزار ، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر گرایش رایانش امن ، مهندسی کامپیوتر گرایش فناوری اطلاعات ، مهندسی کامپیوتر ، مهندسی رباتیک ۱۳۲۲۰۱۷

۱۲- کدام عبارت در مورد تعریف entity درست است؟

۱. عملکرد و ساختار مدار را تعریف می کند.
۲. بخش entity در VHDL شامل یک نام برای entity ولیست ورودی و خروجی ها است.
۳. در VHDL توصیف entity شفاف می شود و علاوه بر ورودی و خروجی اطلاعات کاملی از داخل آن داده می شود.
۴. در تعریف entity ، سیگنال ورودی آن را buffer گویند.

۱۳- کدام بخش در کامپایلر MAX+PLUSII ، عمل جایگذاری و مسیر دهی را انجام می دهد؟

۱. fitter
۲. Assembler
۳. partitioner
۴. Simulator

۱۴- std_ulogic_vector های زیر را در نظر بگیرید:

X=(010')

Y=(10')

Z=(10101')

مقدار عبارت $\text{not } X \& Y \text{ xor } Z \text{ rol } 1$ برابر خواهد بود با :

۱. 11101
۲. 01011
۳. 10110
۴. 10101

۱۵- کدام شناسه معتبر نیست؟

۱. AND2
۲. MY_gate1
۳. _input2
۴. \reset\

۱۶- دستور پردازش را تا رخداد یک واقعه متوقف می کند.

۱. wait
۲. case
۳. while
۴. for

۱۷- کدام عبارت در مورد دستور انتساب سیگنال انتخابی درست است؟

۱. choice ها می توانند همپوشانی داشته باشند.
۲. لازم نیست که تمام حالات choice_expression با مجموعه choice ها پوشش داده شود.
۳. وجود یک انتخاب others ضروری است.
۴. choice می تواند یک عبارت یا یک بازه باشد.

۱۳۹۶/۱۰/۱۴
۰۸:۳۰

کارشناسی



تعداد سوالات: تستی: ۲۵ تشریحی: ۵
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰
سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر گرایش نرم افزار ، مهندسی کامپیوتر گرایش معماری
سیستم های کامپیوتری ، مهندسی کامپیوتر گرایش رایانش امن ، مهندسی کامپیوتر گرایش فناوری اطلاعات ، مهندسی
کامپیوتر ، مهندسی رباتیک ۱۳۲۲۰۱۷

۱۸- در ماشین میلی مقدار خروجی علاوه بر حالت فعلی به کدام عامل بستگی دارد؟

۱. ورودی در حالت قبلی ۲. مقدار لحظه ای ورودی ۳. حالت قبلی ۴. دنباله حالت های قبلی

۱۹- قطعه برنامه زیر توصیف کدام گزینه است؟

```
entity q is
  Prot(data _ in: in std_logic
        clock: in std_logic;
        data _ out: out std_logic;
  end q;
```

architecture behave of q is

```
Begin
  Process (data _ in, clock)
  Begin
    If (clock='1' and clock'event) then
      data _ out <= data _ in;
    end if;
  End process
End behv;
```

۱. فلیپ فلاپ JK ۲. فلیپ فلاپ D ۳. نگهدار (لچ) D ۴. ثبات n بیتی

۲۰- با توجه به عبارت زیر گزینه صحیح را انتخاب کنید؟

```
Variable NUM : bit_vector := "101001";
```

```
NUM sla 2;
```

۱. 101001 ۲. 001010 ۳. 100111 ۴. 101010

۲۱- وجود دو صفحه قابل برنامه ریزی در PLA منجر به کدام یک از موارد زیر می شود؟

۱. هزینه ساخت بیشتر، تأخیر انتشار بیشتر ۲. هزینه ساخت کمتر، تأخیر انتشار بیشتر
۳. هزینه ساخت بیشتر، تأخیر انتشار کمتر ۴. هزینه ساخت کمتر، تأخیر انتشار کمتر

۲۲- با استفاده از کدام دستور مدارات پارامتری ایجاد می شود؟

۱. entity ۲. choice ۳. generic ۴. architecture

۱۳۹۶/۱۰/۱۴
۰۸:۳۰

کارشناسی



تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر گرایش نرم افزار ، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر گرایش رایانش امن ، مهندسی کامپیوتر گرایش فناوری اطلاعات ، مهندسی کامپیوتر ، مهندسی رباتیک ۱۳۲۲۰۱۷

۲۳- توصیف زیر مربوط به کدام گزینه است؟

```
library ieee;
use ieee.std_logic_1164.all;
-----
entity ??? is
port( x: in std_logic;
      y: in std_logic;
      F: out std_logic
);
end ??? ;
-----
architecture behv1 of ??? is
begin
  process(x, y)
  begin
    -- compare to truth table
    if (x='1' and y='1') then
      F <= '0';
    else
      F <= '1';
    end if;
  end process;
end behv1;
```

۱. XOR دو ورودی .۲ XNOR دو ورودی .۳ NAND دو ورودی .۴ NOR دو ورودی

۲۴- استفاده از برجسب $X [7..0]$ برای مشخص کردن کدام گزینه مناسب است؟

۱. پورت 7 ورودی .۲ خطوط باس 8 تایی
۳. پورت 4 ورودی - 4 خروجی .۴ 8 سیم اتصال مستقل

۲۵- در مورد باس نرم افزار MAX+PLUS II کدام گزینه درست است؟

۱. دو باس یک بعدی را نمی توان به یک باس دوبعدی متصل کرد.
۲. باس چند بعدی یک باس با چند عرض متفاوت است.
۳. برای اتصال دو باس می توان از برجسب استفاده کرد.
۴. تعداد باس ها نمی تواند پارامتری بیان شود، ولی عرض آن ها می تواند.

۱۳۹۶/۱۰/۱۴
۰۸:۳۰

کارشناسی



تعداد سوالات: تستی: ۲۵ تشریحی: ۵
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰
سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر گرایش نرم افزار ، مهندسی کامپیوتر گرایش معماری
سیستم های کامپیوتری ، مهندسی کامپیوتر گرایش رایانش امن ، مهندسی کامپیوتر گرایش فناوری اطلاعات ، مهندسی
کامپیوتر ، مهندسی رباتیک ۱۳۲۲۰۱۷

سوالات تشریحی

- ۱- از مزایای استفاده از مدارات برنامه پذیر، هفت مورد را بیان نمایید. ۱.۲۰ نمره
- ۲- یک ALU دو بیتی برای انجام چهار عمل جمع، تفریق، AND و OR را به زبان VHDL توصیف کنید. تفریق به روش مکمل دو انجام می شود. ۱.۲۰ نمره
- ۳- تفاوت متغیر و سیگنال چیست؟ ۱.۲۰ نمره
- ۴- تابعی بنویسید که بررسی کند آیا مقدار VALUE در بین دو محدوده min و max قرار دارد یا خیر و مقدار را محدود شده به دو مقدار بالا و پایین برگرداند. ۱.۲۰ نمره
- ۵- توصیف یک XOR دو ورودی را با استفاده از عملگر XOR بنویسید. ۱.۲۰ نمره